

طرح درس مدار منطقی

مدرس: معصومه رضائی

منابع:

- M. M. Mano and M. D. Ciletti. Digital Design. 6th Edition, Pearson Education, 2018
- S. Brown and Z. Vranesic. Fundamentals of Digital Logic with Verilog Design. 3rd Edition, McGraw Hill, 2014.
- S. Brown and Z. Vranesic. Fundamentals of Digital Logic with VHDL Design. 4th Edition, McGraw Hill, 2023.

سرفصل درس:

نمایش اعداد در مبنای ۲ (۲ جلسه)

تغییر مبنای اعداد، نمایش اعداد منفی با نمایش اندازه-علامت، مکمل ۱ و مکمل ۲، جمع و تفریق اعداد، رقم نقلی، نمایش اعداد BCD

مدارهای ترکیبی (۳ جلسه)

جبر بول و جبر کلیدی، گیت های منطقی، جملات Maxterm و Minterm، نمایش SOP و POS، تاخیر و مسیر بحرانی

ساده سازی توابع منطقی (۴ جلسه)

روش جبری، جدول کارنو، مفهوم don't care و ورودی ممنوعه، پیاده سازی مدارهای دوطبقه، مفهوم Glitch و Race، Hazard، و برطرف نمودن hazard

قطعات ترکیبی (۵ جلسه)

انکدر و انکدر اولویت دار، دیکدر و دی‌مالتی پلکسر، پیاده‌سازی توابع با دیکدر و مالتی پلکسر، نیم جمع کننده و تمام جمع کننده، جمع کننده های انتشاری و جمع کننده با پیش بینی رقم نقلی، مقایسه کننده، حافظه ی فقط خواندنی

منطق چندمقداره (۲ جلسه)

منطق سه مقداره و منطق چهار مقداره، گیت‌های سه حالت، گیت‌های با کلکتور باز

مدارهای ترتیبی (۴ جلسه)

مفهوم مدار ترتیبی، انواع Latch و ورودی ممنوعه در Latch، تریگر و مفهوم حساس به سطح و حساس به لبه، فلیپ-فلاپ، فلیپ-فلاپ حساس به لبه و فلیپ-فلاپ نوع Master-Slave، ورودی Reset سنکرون و آسنکرون، Setup-time و Hold-time

ماشین با حالات محدود (۴ جلسه)

مفهوم ریاضی ماشین با حالات محدود (FSM)، طراحی سیستماتیک مدارهای ترتیبی سنکرون و آشنایی با مدل سطح انتقال ثبات (RTL)، نمودار حالت، جدول حالت، جدول تحریک، مراحل پیاده سازی FSM، مدل های Mealy و Moore و تفاوت آنها

قطعات ترتیبی (۴ جلسه)

ثبات‌ها و شیفت‌دهنده ها، ثبات‌های Universal، شمارنده‌های سنکرون، شمارنده جانسون، شمارنده‌های آسنکرون (شمارنده‌های انتشاری)

PLD ها (۲ جلسه)

PAL و PLA، مقایسه آنها با ROM